The Delphion Integrated View

Get Now: PDF | More choices...

View: INPADOC | Jump to: Top

FTitle: JP2001161065A2: SWITCHING POWER SUPPLY AND AC ADAPT

THE SAME

PCountry: JP Japan

VKind: A2 Document Laid open to Public inspection is

郞Inventor: KITANO SABURO;

PAssignee: SHARP CORP

News, Profiles, Stocks and More about this company

Published / Filed: 2001-06-12 / 2000-06-22

PApplication JP20002000188331
Number:

Priority Number: 1999-09-21 **JP1999000266979**

PROBLEM TO BE SOLVED: To provide a switching power supply which can reduce power loss depending on various load conditions.

SOLUTION: A switching power supply for controlling an FET5 with the PWM system comprises an output power detecting circuit 10 for detecting an output power of the switching power supply and an oscillation frequency control circuit 11 for controlling the oscillation frequency of the PWM control circuit 8 based on a control signal from this output power detecting circuit 10. The oscillation frequency control circuit 11 continuously lowers the oscillation frequency with transition to a light loading condition from a heavy loading condition based on the control signal from the output power

COPYRIGHT: (C)2001,JPO

detecting circuit 10.

None

Get Now: Family Legal Status Report

Family:

PDF	<u>Publication</u>	Pub. Date	Filed	Title
Z	JP2001161065A2	2001-06-12	2000-06-22	SWITCHING POWER SUPPLY AN ADAPTER USING THE SAME
Z	<u>JP1161065A2</u>	1989-06-23	2000-06-22	SILICA AND ITS PRODUCTION
	JP1161065A2	2001-06-12	2000-06-22	SILICA AND ITS PRODUCTION

3 family members shown above

None

BEST AVAILABLE COPY

THIS PAGE BLANK (USPTO)

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号 特開2001-161065 (P2001-161065A)

(43)公開日 平成13年6月12日(2001.6.12)

(51) Int.Cl.7

識別記号

FΙ

テーマコード(参考)

H 0 2 M 3/28

H 0 2 M 3/28

H 5H730

審査請求 有 請求項の数10 〇L (全 20 頁)

(21)出願番号

特顧2000-188331(P2000-188331)

(22)出類日

平成12年6月22日(2000.6.22)

(31)優先権主張番号

特勵平11-266979

(32)優先日

平成11年9月21日(1999.9.21)

(33)優先権主張国

日本 (JP)

(71)出廣人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72)発明者 北野 三郎

大阪府大阪市阿倍野区長池町22番22号 シ

ヤープ株式会社内

(74)代理人 100080034

弁理士 原 謙三

Fターム(参考) 5H730 AA14 AS01 AS23 BB43 BB57

DD04 DD32 EE02 EE07 EE59 FD01 FD24 FF19 FG05 VV01

PUOL PUZA PPIS PGUS V

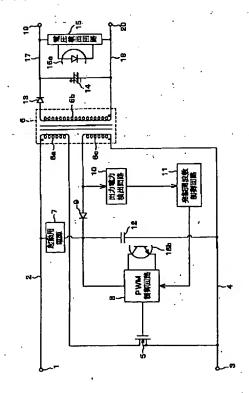
VV06 XC12

(54) 【発明の名称】 スイッチング電源装置及びそれを用いたACアダプタ

(57)【要約】

【課題】 様々な負荷状態に応じて電力損失を低く抑えることができるスイッチング電源装置を提供する。

【解決手段】 FET5をPWM方式にて制御するスイッチング電源装置において、スイッチング電源装置の出力電力を検出する出力電力検出回路10と、この出力電力検出回路10からの制御信号に基づき、PWM制御回路8の発振周波数を制御する発振周波数制御回路11は、出力電力検出回路10からの制御信号に基づき、重負荷動作状態から軽負荷動作状態に移行するに従い、発振周波数を連続的に低くする。



【特許請求の範囲】

【請求項1】変圧器の一次巻線に流れる電流をPWM制御手段によってスイッチングして二次巻線から所定出力を負荷に供給するスイッチング電源装置であって、

上記負荷の状態を検出する負荷状態検出手段と、

検出された負荷状態に基づいて、電力損失が最小になるように、上記PWM制御手段の発振周波数を連続的に変化させる発振周波数制御手段とを備えていることを特徴とするスイッチング電源装置。

【請求項2】上記PWM制御手段は、コンデンサと抵抗によって決まる放電時定数に基づいて上記発振周波数が設定されると共に、

上記発振周波数制御手段は、上記PWM制御手段の上記抵抗に並列に接続された電流増減手段を有し、該電流増減手段を流れる電流は、負荷状態が軽くなるにしたがって減少して上記発振周波数を連続的に低く変化させることを特徴とする請求項1に記載のスイッチング電源装置

【請求項3】上記抵抗の両端には定電圧が印加されてお

上記電流増減手段はトランジスタを有し、負荷状態が重くなるにしたがって該トランジスタに流れる電流を大きくすると共に、負荷状態が軽くなるにしたがって該トランジスタに流れる電流を小さくすることを特徴とする請求項2に記載のスイッチング電源装置。

【請求項4】上記負荷状態検出手段は、負荷状態に応じた直流電流をコンデンサに充電する充電抵抗と、上記コンデンサの両端の電圧を分圧する複数の抵抗とを備え、この分圧された電圧に基づいて上記発振周波数が上記発振周波数制御手段によって連続的に変化されると共に、上記充電抵抗および複数の抵抗は何れも高抵抗であることを特徴とする請求項1、2、又は3に記載のスイッチング電源装置。

【請求項5】上記PWM制御手段は、周波数設定抵抗に基づいて上記発振周波数が設定されると共に、

上記発振周波数制御手段は、上記PWM制御手段の上記周波数設定抵抗に並列に接続された電流増減手段を有し、該電流増減手段を流れる電流は、負荷状態が軽くなるにしたがって減少して上記発振周波数を連続的に変化させることを特徴とする請求項1に記載のスイッチング電源装置。

【請求項6】上記電流増減手段は、トランジスタを有し、負荷状態が重くなるにしたがって上記トランジスタに流れる電流を大きくすると共に、負荷状態が軽くなるにしたがって上記トランジスタに流れる電流を小さくすることを特徴とする請求項5に記載のスイッチング電源装置。

【請求項7】上記負荷状態検出手段は、負荷状態に応じた直流電流をコンデンサに充電するインピーダンス素子と、上記コンデンサの充電電圧に基づいて上記発振周波

数が上記発振周波数制御手段によって連続的に変化させることを特徴とする請求項1、5、又は6に記載のスイッチング電源装置。

【請求項8】上記PWM制御手段は、周波数設定抵抗に基づいて上記発振周波数が設定されると共に、

上記負荷状態検出手段は、負荷の大きさに応じて充電される極性コンデンサを有し、上記極性コンデンサは、回路上、上記周波数設定抵抗と並列になるように接続されていることを特徴とする請求項1に記載のスイッチング電源装置。

【請求項9】上記PWM制御手段は、周波数設定抵抗に流れる電流に応じて上記発振周波数を高くすると共に、上記負荷状態検出手段は、負荷の大きさに応じて充電される極性コンデンサを有し、上記極性コンデンサは、充電量に応じて上記周波数設定抵抗に流れる電流を変化させるように接続されていることを特徴とする請求項1に記載のスイッチング電源装置。

【請求項10】請求項1乃至9のいずれかに記載のスイッチング電源装置を用いたACアダプタ。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は、汎用性に富み、しかも様々な負荷状態に応じて電力損失を低く抑えることが可能なスイッチング電源装置、及びそれを用いたACアダプタに関するものである。

[0002]

[0004]

【従来の技術】PWM制御方式のスイッチング電源は、RCC方式のスイッチング電源装置と比較して、入力電源電圧が例えばAC100V~AC240Vの広いレンジで安定動作しやすいなどの優れた特徴を有している。この優れた特徴を有するPWM制御方式のスイッチング電源装置を用いて、待機動作時(軽負荷動作時)のスイッチング周波数を低下させ電力変換効率を向上させる技術が知られている(例えば、公開実用新案公報の実開平6-80385号公報参照)。

【0003】この従来技術によれば、通常動作時におけるスイッチング周波数(以下、単に、通常動作周波数と称す)と、これよりも低い待機状態動作時におけるスイッチング周波数(以下、待機動作周波数と称す)の2種類の発振モードが用意されている。そして、スイッチング電源装置により電力供給を受ける機器(以下、本体機器と称す)から送信されてくる動作状態を知らせる信号、またはリモコン信号操作により送信されてくる動作状態を指示する信号に応じて、上記2種類の発振モードが切り換えられ、電力変換効率の向上が図られている。

【発明が解決しようとする課題】しかしながら、上記従来の技術は、次のような問題点を有している。

【0005】即ち、通常動作時と待機状態動作時とで異なる2種類のスイッチング周波数でスイッチングが行わ

れるので、1種類のスイッチング周波数の場合よりも電力変換効率は向上するが、これでは、様々な負荷状態に応じて電力損失を低く抑えることはできない。

【0006】また、スイッチング電源装置が本体機器に組み込まれている場合は、リモコン受信機からの送信信号、または本体機器から送信されてくる動作状態を知らせる信号を容易にスイッチング電源装置に取り込むことができる。しかし、例えば、ACアダプタのように本体機器から機構的に切り離されたものに適用する場合、動作状態を指令する特別の配線を本体機器との間で設ける必要が生じる。この場合、ACアダプタを上記本体機器の専用電源に指定せざるを得ず、汎用性に乏しいものとなってしまう。

【0007】これは、ACアダプタと本体機器との間は、電源供給線のみにて接続され、出力電圧仕様および出力電力仕様が合致する範囲において、あらゆる機器に共通に使用する、という理想からはほど遠い。

【0008】加えて、待機動作時に要求される出力電力量は用途によって種々雑多であり、例えば或る用途では待機動作時に要求される出力電力は0.2Wであり、この出力条件にて電力損失が少なくなるように待機動作周波数を最適値に設定すると、待機動作時に要求される出力電力が0.2W以上の用途に使用できない場合も生じてしまう。

[0009].

【課題を解決するための手段】本発明に係るスイッチング電源装置は、上記課題を解決するために、変圧器の一次巻線に流れる電流をPWM制御手段によってスイッチングして二次巻線から所定出力を負荷に供給するスイッチング電源装置において、以下の措置を講じたことを特徴としている。

【0010】即ち、上記スイッチング電源装置は、上記 負荷の状態を検出する負荷状態検出手段と、検出された 負荷状態に基づいて、電力損失が最小になるように上記 PWM制御手段の発振周波数を連続的に変化させる発振 周波数制御手段とを備えている。

【0011】上記構成によれば、変圧器の一次巻線に流れる電流は、PWM制御手段の発振周波数に応じてスイッチングされる。このスイッチングに基づいて、変圧器の二次巻線から所定出力が負荷に対して供給されるように制御される。

【0012】この際、発振周波数は、負荷状態検出手段によって検出された負荷状態に基づいて、発振周波数制御手段によって、電力損失が最小になるようにPWM制御手段の発振周波数が連続的に変化させられる。このように、PWM制御手段の発振周波数が連続的に変化するので、検出された負荷状態ごとに、電力損失が最小になる。これにより、通常動作時と待機状態動作時とで異なる2種類だけの発振周波数に基づいて上記スイッチングが行われていた従来技術と比較すると、大幅に電力変換

効率が向上する。

【0013】また、上記負荷状態検出手段および上記発振周波数制御手段は、共にスイッチング電源装置内に設けられるので、該スイッチング電源装置により電力供給を受ける機器が該スイッチング電源装置と機構的に切り離されている場合でも、両者間の配線は、電源供給線のみとなり、出力電圧仕様および出力電力仕様が合致する範囲において、あらゆる機器に共通に使用でき、汎用性に優れたスイッチング電源装置を提供できる。

【0014】加えて、負荷状態に応じて電力損失が最小になるようにPWM制御手段の発振周波数が変化するので(従来のように固定されないので)、対応可能な用途の範囲を広げることが可能となる。すなわち、本スイッチング電源装置によれば、発振周波数が固定されることなく各負荷状態に応じて発振周波数が変化し、常に、各負荷状態で電力損失を最小にできるので、例えば、待機動作時に要求される負荷電力が互いに異なる用途に対しても、唯一のスイッチング電源装置で対応可能となる。

【0015】上記PWM制御手段は、コンデンサと抵抗によって決まる放電時定数に基づいて上記発振周波数が設定されると共に、上記発振周波数制御手段は、上記PWM制御手段の上記抵抗に並列に接続された電流増減手段を有し、該電流増減手段を流れる電流は、負荷状態が軽くなるにしたがって減少して上記発振周波数を連続的に低く変化させることが好ましい。

【0016】この場合、上記PWM制御手段の発振周波数は、コンデンサと抵抗によって決まる放電時定数に基づいて設定される。つまり、上記発振周波数は、コンデンサの静電容量が一定の場合、抵抗と電流増減手段の並列接続されたものの合成抵抗値が大きいほど低くなる一方、合成抵抗値が小さいほど高くなる。これは、合成抵抗値が大きいほど上記放電時定数が長くなる(発振周波数は低くなる)一方、合成抵抗値が小さいほど上記放電時定数が短くなる(発振周波数は高くなる)からである。

【0017】上記合成抵抗値の可変は、上記発振周波数制御手段が有する電流増減手段によって、負荷状態に応じて連続的に行われる。つまり、負荷状態が重くなるにしたがって上記電流増減手段に流れる電流を大きくすることによって上記合成抵抗値を小さくする一方、負荷状態が軽くなるにしたがって上記電流増減手段に流れる電流を小さくすることによって上記合成抵抗値を大きくしている。

【0018】これにより、上記抵抗は発振周波数の最低値を設定するものであるので、発振周波数の最低値を正確に設定することが可能となり、スイッチング電源装置の生産バラツキに起因していた、スイッチング周波数が低くなりすぎて耳障りに聞こえるという騒音障害を未然に回避できる。

【0019】また、上記抵抗の両端には定電圧が印加さ

れており、上記電流増減手段はトランジスタを有し、負荷状態が重くなるにしたがって該トランジスタに流れる電流を大きくすると共に、負荷状態が軽くなるにしたがって該トランジスタに流れる電流を小さくすることが好ましい。

【0020】この場合、上記電流増減手段はトランジスタを有し、このトランジスタは、負荷状態が重くなるにしたがって流れる電流が大きくなると共に、負荷状態が軽くなるにしたがって流れる電流が小さくなる。この際、上記抵抗の両端に定電圧が印加されているので、トランジスタを流れる電流の大きさは負荷状態に正確に比例する。これにより、上記PWM制御手段の発振周波数を正確に制御することが可能となる。

【0021】また、上記負荷状態検出手段は、負荷状態に応じた直流電流をコンデンサに充電する充電抵抗と、上記コンデンサの両端の電圧を分圧する複数の抵抗とを備え、この分圧された電圧に基づいて上記発振周波数が上記発振周波数制御手段によって連続的に変化されると共に、上記充電抵抗および複数の抵抗は何れも高抵抗であることが好ましい。

【0022】この場合、負荷状態に応じた直流電流がコンデンサに流れ、このコンデンサが充電される。コンデンサの両端の電圧は、複数の抵抗によって分圧され、このように分圧された電圧に基づいて上記発振周波数が上記発振周波数制御手段によって連続的に変化される。この際、上記負荷状態検出手段は、充電抵抗および複数の抵抗は何れも高抵抗で構成できるので、消費電力を僅少にすることができると共に、低コストで実現できる。

【0023】上記PWM制御手段は、周波数設定抵抗に基づいて上記発振周波数が設定されると共に、上記発振周波数制御手段は、上記PWM制御手段の上記周波数設定抵抗に並列に接続された電流増減手段を有し、該電流増減手段を流れる電流は、負荷状態が軽くなるにしたがって減少して上記発振周波数を連続的に変化させることが好ましい。

【0024】この場合、上記PWM制御手段の発振周波数は、周波数設定抵抗と電流増減手段の並列接続されたものの合成抵抗値に応じて変化する。この合成抵抗値の可変は、上記発振周波数制御手段が有する電流増減手段によって、負荷状態に応じて連続的に行われる。つまり、負荷状態が軽くなるにしたがって上記電流増減手段に流れる電流を小さくすることによって上記合成抵抗値を大きくしている。このように、電流増減手段を流れる電流は、負荷状態が軽くなるにしたがって減少して上記発振周波数を連続的に変化させる。

【0025】これにより、上記周波数設定抵抗は発振周波数の最低値を設定するものであるので、発振周波数の 最低値を正確に設定することが可能となり、スイッチン グ電源装置の生産バラツキに起因していた、スイッチン グ周波数が低くなりすぎて耳障りに聞こえるという騒音 障害を未然に回避できる。

【0026】上記電流増減手段は、トランジスタを有し、負荷状態が重くなるにしたがって上記トランジスタに流れる電流を大きくすると共に、負荷状態が軽くなるにしたがって上記トランジスタに流れる電流を小さくすることが好ましい。この場合、トランジスタという簡単な構成で、上記作用を奏することが可能となる。

【0027】上記負荷状態検出手段は、負荷状態に応じた直流電流をコンデンサに充電するインピーダンス素子と、上記コンデンサの充電電圧に基づいて上記発振周波数が上記発振周波数制御手段によって連続的に変化させることが好ましい。この場合、分圧回路等を必要とすることなく、簡単な構成で、負荷状態を検出することが可能となる。

【0028】上記PWM制御手段は、周波数設定抵抗に基づいて上記発振周波数が設定されると共に、上記負荷状態検出手段は、負荷の大きさに応じて充電される極性コンデンサを有し、上記極性コンデンサは、回路上、上記周波数設定抵抗と並列になるように接続されている構成でもよい。

【0029】この場合、負荷状態検出手段において、極性コンデンサは、負荷の大きさに応じて充電される。このとき、極性コンデンサは上記周波数設定抵抗と回路上並列になるように接続されているので、負荷の大きさに応じて、上記周波数設定抵抗の両端の抵抗値が連続的に変化する。

【0030】例えば、出力電力量が大きくなると、上記極性コンデンサの充電電荷が増加し、上記極性コンデンサに流れる電流が大きくなる。その結果、上記周波数設定抵抗の両端の抵抗値は小さくなる。これにより、発振周波数は高くなる。

【0031】これに対して、出力電力量が小さくなると、上記極性コンデンサの充電電荷が減少し、上記極性コンデンサに流れる電流が小さくなる。その結果、上記周波数設定抵抗の両端の抵抗値は大きくなる。これにより、発振周波数は低くなる。

【0032】以上のように、スイッチング電源装置の負荷状態に応じて、PWM制御手段の発振周波数を連続的に変化させることが可能となる。しかも、この場合、電流増減手段としてトランジスタ等を介して上記発振周波数が変化するのではないので、その分、製造コストの低減が図れると共に、このトランジスタの特性の温度変化等による発振周波数のドリフトを減少させることが可能となる。

【0033】また、上記PWM制御手段は、周波数設定抵抗に流れる電流に応じて上記発振周波数を高くすると共に、上記負荷状態検出手段は、負荷の大きさに応じて充電される極性コンデンサを有し、上記極性コンデンサは、充電量に応じて上記周波数設定抵抗に流れる電流を変化させるように接続された構成でもよい。

【0034】この場合、負荷状態検出手段において、極性コンデンサは、負荷の大きさに応じて充電される。このとき、周波数設定抵抗に流れる電流は、上記極性コンデンサの充電量に応じて変化する。

【0035】例えば、出力電力量が大きくなると、上記極性コンデンサの充電量が増加し、上記周波数設定抵抗に流れる電流が大きくなる。その結果、発振周波数は高くなる。

【0036】これに対して、出力電力量が小さくなると、上記極性コンデンサの充電量が減少し、上記周波数設定抵抗に流れる電流が小さくなる。その結果、発振周波数は低くなる。

【0037】以上のように、スイッチング電源装置の負荷状態に応じて、PWM制御手段の発振周波数を連続的に変化させることが可能となる。しかも、この場合、電流増減手段としてトランジスタ等を介して上記発振周波数が変化するのではないので、その分、製造コストの低減が図れると共に、このトランジスタの特性の温度変化等による発振周波数のドリフトを減少させることが可能となる。

【0038】上記スイッチング電源装置をACアダプタに適用することが好ましい。一般に各用途(製品)によって、待機時における所要電力が異なり、従来は、無理に切替位置(発振周波数の切替ポイント)を共通化しようとすると、複数の共通化対象製品の内で、最も待機時の所要電力が大きいものに切替位置をあわさざるを得ない。このようにしないと、製品によっては、待機中にかかわらず、電源装置のスイッチング周波数が下がっていない場合が生じてしまう。

【0039】また、スイッチング電源装置においては、 1スイッチング周期当たりに出力できる電力量に限りがあり、電源装置の待機動作時におけるスイッチング周波 数は、上記待機動作時における所要電力を送出でき得る 発振周波数に設定される必要がある。したがって、対象 製品(対象機器)中の待機時の所要電力の比較的小さい ものに対して、待機時のスイッチング周波数が高すさて しまい、省エネルギ効果が上がらないという結果にな る。一方、待機時の所要電力の小さい製品(機器)にと っては、もっと発振周波数を下げて省エネルギ効果を上 げることが望まれる。

【0040】そこで、本スイッチング電源装置によれば、各出力状態(各負荷状態)において、電力損失が最小になるように、上記PWM制御手段の発振周波数が連続的に変化するので、多種多様な用途の電源として使用することが可能となる。例えば、電源の供給先の機器(必要とする消費電力が類似の機器)のうち、一番消費電力が大きい機器に対応できるようにしておけば、これよりも小さい消費電力の機器に対して、最小の消費電力で使用可能となる。それゆえ、本スイッチング電源装置を複数の用途の製品に共通に使用でき、共通化が図れ

る。また、同じ機器でも、負荷の状態で電力が変わる (例えば、液晶表示装置では白表示と黒表示とでは消費 電力が異なる)ので、このような場合にも、本スイッチ ング電源装置は有効である。

【0041】従って、ACアダプタに本スイッチング電源装置を適用した場合、一つのACアダプタを最大負荷で設計すれば、この最大負荷より小さい如何なる負荷の機器が接続された場合でも、発振周波数が最適発振周波数になるように変化し、電力損失の低減を図ることができるので、上記最大負荷以下の機器であれば、如何なる負荷の機器にも共通して使用できる。しかも、電力損失の低減を図ることができるので、密閉容器に収納されてなるACアダプタに使用することは、発生熱を抑えることできる観点からも好ましい。しかも、発振周波数の切替のための制御線が不要となり、構成の簡素化が図れる。

[0042]

【発明の実施の形態】本発明の実施の一形態について図 1乃至図4に基づいて説明すれば、以下のとおりであ る。

【0043】本実施の形態に係るスイッチング電源装置は、図1に示すように、図示しない入力電源から整流平滑された直流電源が、正電源入力ターミナル1及び負電源入力ターミナル3を介して正電源ライン2及び負電源ライン4にそれぞれ供給されると、起動用電源7は、PWM制御回路8に起動開始用電流を供給し、PWM制御回路8は動作を開始する。

【0044】FET5 (主スイッチング素子) は、PW M制御回路8によって駆動され、変圧器6の一次巻線6 aに流れる電流をオン/オフ制御する。ここで例示する実施の形態は、フライバック型電源に係るものであり、FET5のオフ期間に変圧器の二次巻線6 bからダイオード13を介して正出カライン17に電流が放出され、平滑コンデンサ14により平滑化され、図示しない負荷に正出力ターミナル19を介して電流が出力される。

【0045】電圧検出回路15は、正出カライン17と 負出カライン18との間の電圧を検出し、この検出電圧 に係る情報は、フォトカプラのダイオード16aとフォ トカプラのトランジスタ16bとを介して上記PWM制 御回路8に伝送される。PWM制御回路8は、受信した 上記情報に基づいてFET5のオン期間を制御し、結果 として出力電圧を所定の値に制御する。

【0046】本スイッチング電源装置が起動を開始すると、以後、上記変圧器6の補助巻線6cからダイオード9を介して供給される電流によって、上記PWM制御回路8およびその他の補助回路(図示しない)が駆動され、起動用電源7の動作は停止する。

【0047】出力電力検出回路10(負荷状態検出手段)は、変圧器6の補助巻線6cの誘起電圧を監視することによって、本スイッチング電源装置の出力電力量を

検出し、この検出された出力電力量に係る情報は次段の 発振周波数制御回路11に伝送される。

【0048】上記の発振周波数制御回路11は、出力電力量に係る上記情報に基づいて、上記PWM制御回路8の発振周波数を各負荷状態において電力損失が最小になるように制御する。

【0049】本実施の形態においては、図3に示すように、重負荷動作状態がら軽負荷動作状態に移行するにしたがって発振周波数は連続的に低くされる。この際、無負荷状態付近における発振周波数は、騒音として耳障りにならないように制御されることが必要であり、個々のスイッチング電源装置の変圧器の構造等、設計仕様および使用周囲環境などの事情によって異なる。即ち、例えば、或るスイッチング電源装置においては、発振周波数を可聴周波数以下に設定しても、耳障りな音と感じられない場合もある。

【0050】図2は、図1のスイッチング電源装置において、発振周波数を連続的に変化させる例を示す。なお、図1に示した部材と同じ機能を有する部材には同じ参照符号を付記し、詳細な説明を省略する。

「【0051】従来のPWM制御回路の発振周波数は、一般的にPWM制御回路内に備えられたコンデンサと抵抗 □とによる放電時定数によって決定され、したがって固定 □値に制御される。

【0052】これに対して、図2に示すスイッチング電流装置においては、放電抵抗11bを発振周波数制御回路11に設け、この放電抵抗11bに並列接続され、出力電力検出回路10の出力信号に基づいて流れる電流を制御する電流増減回路11aによって、発振周波数を連続的に制御している。例えば、前段の出力電力検出回路10は、変圧器6の二次側(二次巻線6b)の負荷電力量に比例した制御電圧を電流増減回路11aに出力する

【0053】上記電流増減回路11a内においては、上記制御電圧に比例した電流が流れるようになっている。電流増減回路11aは、放電抵抗11bに並列に接続されているので、変圧器6の二次側(二次巻線6b)の負荷電力量が増加するのに伴って、コンデンサ8aの放電・時間は短くなり、発振周波数が高くなる。

【0054】これは、次の理由による。すなわち、上記発振周波数は、コンデンサ8aの静電容量が一定の場合、放電抵抗11bと電流増減回路11aの並列接続されたものの合成抵抗値が大きいほど低くなる一方、合成抵抗値が小さいほど高くなる。これは、合成抵抗値が大きいほど上記放電時定数が長くなる(発振周波数は低くなる)一方、合成抵抗値が小さいほど上記放電時定数が短くなる(発振周波数は高くなる)からである。

【0055】上記合成抵抗値の可変は、上記電流増減回路11aによって、負荷状態に応じて連続的に行われる。つまり、負荷状態が重くなると、上記出力電力検出

回路10からの上記制御電圧も大きくなる。これに伴って、上記電流増減回路11a内において流れる電流も大きくなり(電流増減回路11aの抵抗が小さくなり)、上記合成抵抗値が小さくなる(発振周波数は高くなる)。これに対して、負荷状態が軽くなると、上記出力電力検出回路10からの上記制御電圧も小さくなり、これに伴って、上記電流増減回路11a内において流れる電流も小さくなり(電流増減回路11aの抵抗が大きくなり)、上記合成抵抗値が大きくなる(発振周波数は低くなる)。上記の合成抵抗値の最大値は、放電抵抗11bの抵抗値である。

【0056】本発明のスイッチング電源装置によれば、 各負荷状態において、本スイッチング電源装置の電力損 失が最小になるように、上記発振周波数は連続的に変化 される。このことについて、以下に説明する。

【0057】上記スイッチング電源装置において、電力 損失の主たるものは、その損失の増加特性の面から次の (1) 乃至(4) の4種類に分類される。

【0058】(1) 上記FET5の導通抵抗による損失、並びに変圧器6の1次及び2次巻線の銅損失。これらは、各素子内を流れる電流の2乗に比例して増加する。 【0059】(2) ダイオード13の順方向電位降下によ

る損失。この順方向電位降下は、ダイオード13内を流れる電流の増加に伴い増加するため、この損失は上記(1)とほぼ同様の増加特性を示す。

【0060】(3) FET5のオン、オフ切り替わり動作時における、ドレイン電流とドレイン電圧の重なりによる損失。この損失は、主としてFET5の各ターミナル間に存在する浮遊容量(各ターミナル間に接続された各

回路間に存在する浮遊容量も含む。)の充放電損失によるものであり、スイッチング周波数の増加に伴い増加する特性を示す。

【0061】(4)変圧器6の鉄損。この損失は、スイッチング周波数が約120kHz以下で、且つ、コアの飽和磁束密度以下で使用する限りにおいて、スイッチング電源装置の出力電力が一定の条件のもとでは、スイッチング周波数に関係なく、ほぼ一定である。

【0062】上記以外にもダイオード13のリカバリー 損失や、その他半導体類の損失があるが、上記主たる損 失と比較すると影響が少ないので、以下の説明では考慮 に入れない。

【0063】上記のようなフライバック型のスイッチング電源装置の場合、上記FET5には、図5(a)に示すような電流 I sが流れ、二次巻線6 bに接続されたダイオード13には、図5(b)に示すような電流 I dが流れる。同一の出力電力条件のもとでは、上記FET5のスイッチング周期を長くする(スイッチング周波数を低くする)と、上記電流 I s p I s p I c I

ング周期を短くする (スイッチング周波数を高くする) と、上記電流 I s 及び I d のピーク値である I s p 及び I d p はそれぞれ減少する。

【0064】上記電流 Is及び Idに起因する電力損失、即ち前述の(1)及び(2)は、前述のとおり、概ね各電流の2乗に比例し、これら電流 Is及び Idによる電力損失の合計は、図6の実線で示すように、PWM制御回路8の発振周波数(スイッチング周波数)に応じて変化する。

【0065】一方、上記FET5の各ターミナル間に存在する浮遊容量の充放電に起因するスイッチング損失は、前述の(3) で説明したとおり、図6の破線で示すように、上記発振周波数の増加に伴ってほぼ直線的に増加する。

【0066】以上より、図6の実線で示す曲線と、図6の破線で示す直線とが交差する発振周波数で上記FET5をスイッチングすることによって、上記電力損失の主たるものの合計を最小とすることが可能となる(この発振周波数が後述する本スイッチング電源装置の最適発振周波数であり、この最適発振周波数は、そのときの出力電力量を維持するに足るものである)。

【0067】なお、上述の(4) は、前述のとおり、スイッチング周波数の影響を受けないため、考慮していない。

【0068】ここで、上記最適発振周波数と出力電力量との関係について図6を参照しながら詳細に説明する。 【0069】すなわち、或る出力電力状態(図6の実線で示す損失特性の状態)から出力電力量(負荷電力量)を増加させると、上記FET5の各ターミナル間に存在する浮遊容量の充放電に起因するスイッチング損失(図6の破線で示す)は、殆ど変化しない。これに対して、図6の実線で示す、上記電流Is及びIdに起因する電力損失(抵抗損失)は、図6の一点鎖線で示すように、高周波数側へシフトする。したがって、この場合(出力電力量(負荷電力量)を増加させた場合)の最適発振周波数は、高周波数側へシフトすることになる。

【0070】一方、或る出力電力状態(図6の実線で示す損失特性の状態)から出力電力量を減少させると、上記FET5の各ターミナル間に存在する浮遊容量の充放電に起因するスイッチング損失(図6の破線で示す)は殆ど変化せずに、図6の実線で示す、上記電流Is及びIdに起因する電力損失(抵抗損失)は、低周波数側へシフトする(図6には図示していない)。したがって、この場合の最適発振周波数は、低周波数側へシフトすることになる。

【0071】以上のように、上記電流Is及びIdに起因する電力損失(抵抗損失)は、出力電力量に応じて連続的に変化する。これに伴って、上記最適発振周波数も、出力電力量に応じて連続的に変化する。上記最適発振周波数と出力電力量の関係をプロットしたものが図3

である。

【0072】そこで、本発明に係るスイッチング電源装置においては、図3の関係に基づいて、各出力状態(各負荷状態)において、本スイッチング電源装置の電力損失が最小になるように、上記PWM制御回路8の発振周波数は最適発振周波数になるように連続的に制御される。つまり、本スイッチング電源装置においては、最適発振周波数が、図3の関係を満足するように、上記出力電力検出回路10および上記発振周波数制御回路11の各回路定数が決定される。これにより、本スイッチング電源装置の電力損失は各出力状態(各負荷状態)で最小になる。

【0073】なお、図3においては、上記最適発振周波数は、可聴周波数以上に設定しないと、耳障りな音が発生してしまうので、これを回避するように設定されている。より具体的には、極軽負荷時において、一般的な最高可聴周波数である20kHz以下でも、騒音が発生しないことを配慮して、最低の最適発振周波数を15kHzに設定した。

【0074】これにより、発振周波数の最低値を正確に 設定することが可能となるので、スイッチング電源装置 の生産バラツキに起因していた、スイッチング周波数が 低くなりすぎて耳障りに聞こえるという騒音障害を未然 に回避できる。

【0075】なお、個々のスイッチング電源装置において、出力電力量(負荷電力量)と各負荷における最適発振周波数(電力損失を最小にし且つ所望の出力電力を維持し得る発振周波数)との関係は必ずしも一定ではなく、また、直線的に比例するものでもないので、必要に応じて、出力電力検出回路10の制御電圧出力特性および電流増減回路11aを流れる電流特性を修正したり、出力電力検出回路10と電流増減回路11aとの間に非線形動作回路を設けたりなどして、周波数変化特性の最適化が図れる。

【0076】ここで、本発明のスイッチング電源装置の 具体的構成例について以下に説明する。

【0077】まず、図4は、上記電流増減回路11a、および上記出力電力検出回路10の具体的構成例を示す回路図である。なお、図1および図2に示した部材と同じ機能を有する部材には同じ参照符号を付記し、詳細な説明を省略する。

【0078】図4に示す構成においては、PWM制御回路8として、富士電機(株)製のPWM制御IC(型番FA5311)を採用しているが、本発明はこれに限定されるものではない。

【0079】このPWM制御回路8において、発振周波数は、通常、外付けのコンデンサ8aと放電抵抗11bとによって決定される。電圧検出回路15の検出値がフォトカプラのダイオード16aおよびフォトカプラのトランジスタ16bを介して2番端子(図中②で示す)に

伝送され、この検出値に基づいて5番端子(図中⑤で示す)から出力されるFET5の駆動信号のオンデューティを制御すると共に、スイッチング電源装置の出力電圧を制御する。これらの制御の制御速度は、コンデンサ21と抵抗22の直列回路によって調整される。つまり、コンデンサ21と抵抗22の選択の最適化によって、制御安定度が高まる。

【0080】このPWM制御回路8は、コンデンサ12から6番端子(図中⑥で示す)を介して供給される電流によって動作する。8番端子(図中⑧で示す)に接続されるコンデンサ24は、例えばスイッチング電源装置の正出力ターミナル19と負出力ターミナル20とが何らかの原因で短絡した場合、PWM制御回路8の内部電源(図示しない)によって充電が開始される。そして、コンデンサ24が所定の電圧まで充電されたとき、PWM制御回路8は動作を停止し、これによりスイッチング電源装置が保護される。

【0081】また、FET5のソースに直列接続された抵抗25の両端の電圧は、PWM制御回路8の3番端子(図中③で示す)を介して監視される。抵抗25の両端の電圧が所定値以上のとき(FET5のソース電流が所定値以上のとき)、PWM制御回路8の動作は停止し、スイッチング電源装置の保護が図られる。

【0082】なお、コンデンサ23は、3番端子(図中 ③で示す)に入るノイズを除去し、前述のスイッチング 電源装置に対する保護動作が不必要に行われることを防 止するために設けられている。

【0083】上記出力電力検出回路10は、変圧器6の補助巻線6cに誘起される正電圧をダイオード10a、抵抗10bを介してコンデンサ10cに導き入れ、コンデンサ10cに充電電流を流して充電する。上記抵抗10bは、インダクタを代用してもよい。

【0084】抵抗10bは、この充電電流を制限するように作用し、この作用によってコンデンサ10cの充電電圧がスイッチング電源装置の出力電力量に比例して変化する。これは、スイッチング電源装置の出力電力量が大きくなるにしたがって、補助巻線6cに正極性誘起電圧が発生している期間が長くなり、その分、多くの電流がコンデンサ10cに充電されるからである。

「【0085】また、コンデンサ10cの充電電圧は、コンデンサ10cに並列に接続され、抵抗10d及び10eからなる分圧回路により分圧され、上記制御信号として次段の発振周波数制御回路11に出力される。

【0086】上記出力電力検出回路10は、以上のように、負荷状態に応じた電流をコンデンサ10cに充電する抵抗10b(充電抵抗)と、上記コンデンサ10cの両端の電圧を分圧する複数の抵抗10d及び10eとを備え、この分圧された電圧に基づいて上記発振周波数が上記発振周波数制御回路11によって連続的に変化されると共に、上記抵抗10bおよび複数の抵抗10d及び

10 eは何れも高抵抗である。

【0087】これにより、負荷状態に応じた電流がコンデンサ10cに流れ、このコンデンサ10cが充電される。コンデンサ10cの両端の電圧は、複数の抵抗10d及び10eによって分圧され、このように分圧された電圧に基づいて上記発振周波数が上記発振周波数制御回路11によって連続的に変化される。また、上記のように、抵抗10bおよび複数の抵抗10d及び10eが何れも高抵抗で構成できるので、出力電力検出回路10は、消費電力を僅少にすることができると共に、低コストで実現できる。

【0088】上記の発振周波数制御回路11は、放電抵抗11b(固定抵抗)と、この放電抵抗11bと並列に接続された電流増減回路11aは、トランジスタ11cとエミッタに接続された抵抗11d(以降、単に、エミッタ抵抗11dと称す。)の直列回路によって構成され、トランジスタ11cのベースに前段の出力電力検出回路10から上記制御信号が供給されると、この制御信号の信号レベルに比例した電流が、上記直列回路に流れる。

【0089】これにより、放電抵抗11bと、電流増減回路11aとが並列接続されたものの合成抵抗値が、出力電力検出回路10から上記制御信号に基づいて変化することになる。つまり、放電抵抗値が、スイッチング電源装置の出力電力量に比例して減少したことと等価となり、該出力電力量に比例して、発振周波数が高くなる。

【0090】以上のように、上記PWM制御回路8は、コンデンサ8aと放電抵抗11bによって決まる放電時定数に基づいて上記発振周波数が設定されると共に、発振周波数制御回路11は、負荷状態に基づいて流れる電流を増減する電流増減回路11aにおいては、負荷状態が重くなるにしたがって大きな電流が流れ、これにより、上記発振周波数を連続的に高く変化させることができる。

【0091】この結果、発振周波数は、コンデンサ8aの静電容量が一定の場合、上記合成抵抗値が大きいほど低くなる一方、上記合成抵抗値が小さいほど高くなる。これは、合成抵抗値が大きいほど上記放電時定数が長くなる一方、小さいほど上記放電時定数が短くなるからである。

【0092】上記電流増減回路11aにおいて流れる電流の増減は、上記出力電力検出回路10から上記制御信号に応じて連続的に行われる。つまり、この制御信号が大きくなる(負荷状態が重くなる)にしたがってトランジスタ11cとエミッタ抵抗11dに流れる電流が大きくなるので、上記合成抵抗値が小さくなる一方、上記制御信号が小さくなる(負荷状態が軽くなる)にしたがってトランジスタ11cとエミッタ抵抗11dに流れる電流が小さくなる。これに伴って、上記合成抵抗値が増減し、発振周波数を変化させることが可能となる。

【0093】これにより、発振周波数の最低値(放電抵抗11bの抵抗値に対応)を正確に設定することが可能となるので、スイッチング電源装置の生産バラツキに起因していた、スイッチング周波数が低くなりすぎて耳障りに聞こえるという騒音障害を未然に回避できる。

【0094】ところで、PWM制御回路8として、富士電機(株)製のPWM制御IC(型番FA5311)を採用した場合、上記1番入力端子には定電圧が印加されるので、上記放電抵抗11bの両端に定電圧が印加されることになる。このように、放電抵抗11bの両端に定電圧が印加されることが好ましい。この場合、トランジスタ11cを流れる電流の大きさは、上記制御電圧(負荷状態)に正確に比例する。これにより、上記PWM制御回路8の発振周波数を正確に制御することが可能となる。

【0095】ここで、図7を参照しながら、上記発振周波数制御回路11、および上記出力電力検出回路10の他の具体的構成例について説明する。なお、図4に示した部材と同じ機能を有する部材に対しては同じ参照符号を付記し、詳細な説明を省略する。なお、図7に示す構成においては、PWM制御回路8として、富士電機

(株) 製のPWM制御IC (型番FA5311)を採用しているが、本発明はこれに限定されるものではない。【0096】図7に示す構成例は、図4の構成例と次の点で異なっている。即ち、図7の構成例においては、まず、図7の出力電力検出回路10のダイオード10aのアノードおよびカソードの接続が図4の場合とは逆になっていること、及び図4の抵抗10d及び10eからなる分圧回路が設けられていない点で異なっている。それから、図7の発振周波数制御回路11においては、図4の電流増減回路11aが設けられる代わりに、抵抗10bとコンデンサ10cの接続点とPWM制御回路8の1番端子との間に抵抗11dが設けられている点で異なっている。

【0097】図7の構成の結果、回路上、放電抵抗11 bと、上記抵抗11dと上記コンデンサ10cの直列接 続したものとが互いに並列に接続されることになる。

【0098】図7に示す構成例においては、ダイオード10aのアノードおよびカソードの接続が図4の場合とは逆になっているので、上記コンデンサ10cは負極性に充電される(この場合、コンデンサ10cは、負荷の大きさ(出力電力量)に応じて充電されるが、上記抵抗11dを介してPWM制御回路8の1番端子から電流が上記コンデンサ10cに流れ込む。この流れ込む電流は、負荷の大きさに応じて変化し、これにより、放電抵抗11bの両端の抵抗値が連続的に変化する。

【0099】例えば、出力電力量が大きくなると、上記コンデンサ10cの負極性充電電荷が増加し、PWM制御回路8の1番端子から上記抵抗11dを介して上記コ

ンデンサ10cに流れ込む電流が大きくなり、その結果、上記放電抵抗11bの両端の抵抗値は小さくなる。これにより、PWM制御回路8の発振周波数は高くなる。

【0100】これに対して、出力電力量が小さくなると、上記コンデンサ10cの負極性充電電荷が減少し、PWM制御回路8の1番端子から上記抵抗11dを介して上記コンデンサ10cに流れ込む電流が小さくなり、その結果、上記放電抵抗11bの両端の抵抗値は大きくなる。これにより、PWM制御回路8の発振周波数は低くなる。

【0101】以上のように、スイッチング電源装置の負荷状態に応じて、図4の場合と同様にPWM制御回路8の発振周波数を連続的に変化させることが可能となる。しかも、この場合、図4の電流増減回路11aのトランジスタ11cを介して上記発振周波数が変化するのではないので、その分、製造コストの低減が図れると共に、このトランジスタ11cの特性の温度変化等による発振周波数のドリフトを減少させることが可能となる。

【0102】ここで、図8を参照しながら、本発明に係るスイッチング電源装置の更に他の具体的構成例について説明する。なお、図7に示した部材と同じ機能を有する部材に対しては同じ参照符号を付記し、詳細な説明を省略する。なお、図8に示す構成においては、ダイオード10aのアノード及びカソードは、図4の構成の場合と同じように接続されている。また、図8の構成においては、PWM制御回路8として、型番FA5311の代わりに、富士電機(株)製のPWM制御IC(型番FA13842N)を採用しており、そのため、接続が図4の構成例と異なっている。

【0103】上記PWM制御回路8(型番FA13842N)は、起動用電源7および変圧器6の補助巻線6cからダイオード9を介して供給される電流がコンデンサ12により平滑された後、7番端子に供給されることにより動作する。この構成例においては、PWM制御回路8の8番端子から放電抵抗11bを介して供給される電流、及びコンデンサ10cから抵抗11dを介して供給される電流の双方により、コンデンサ8aが所定の充電電圧に充電される速度に応じて、発振周波数が決定される。なお、コンデンサ8aの両端の電圧が上記所定の充電電圧に到達すると、PWM制御回路8の4番端子がコンデンサ8aの充電電荷を急速に引き抜いてリセットし、その後、再度、上記充電動作が繰り返される。

【0104】したがって、コンデンサ10cの充電電圧が出力電力量に応じて高くなると、抵抗11dを介してコンデンサ8aに供給される電流が増加するので、発振周波数が高くなる。これに対して、コンデンサ10cの充電電圧が出力電力量に応じて低くなると、抵抗11dを介して供給される電流が減少するので、発振周波数が低くなる。

【0105】つまり、出力電力量が大きくなると、上記コンデンサ10cの正極性充電電荷が増加し、上記抵抗11dを介してコンデンサ8aに向かって移動する電荷が多くなり、その結果、上記コンデンサ8aを充電する速度が速くなる。これにより、PWM制御回路8の発振周波数は高くなる。

【0106】これに対して、出力電力量が小さくなると、上記コンデンサ10cの正極性充電電荷が減少し、上記抵抗11dを介してコンデンサ8aに向かって移動する電荷が少なくなり、その結果、上記コンデンサ8aを充電する速度が遅くなる。これにより、PWM制御回路8の発振周波数は低くなる。

【0107】以上のように、スイッチング電源装置の負荷状態に応じて、図4の場合と同様にPWM制御回路8の発振周波数を連続的に変化させることが可能となる。しかも、この場合、図4の電流増減回路11aのトランジスタ11cを介して上記発振周波数が変化するのではないので、その分、製造コストの低減が図れると共に、このトランジスタ11cの特性の温度変化等による発振周波数のドリフトを減少させることが可能となる。

【0108】なお、上記PWM制御回路8の6番端子から上記発振周波数に応じて変化するパルス状の制御信号が上記FET5に出力され、該FET5がオン、オフ制御される。また、上記PWM制御回路8の1番端子や2番端子等、その他の制御に関しては本発明と直接関係がないので、説明を省略する。

【0109】以上のように、図7および図8に示した構成例は、PWM制御回路8として採用するICのタイプに応じて、使い分ければよい。例えば、型番FA5311のように、入力端子から流れだす電流量に応じて発振周波数が変化するタイプのICを採用する場合は、図7に示す構成例を採用する一方、型番FA13842Nのように、入力端子へ注入する電流量に応じて発振周波数が変化するタイプのICを採用する場合は、図8に示す構成例を採用すればよい。

【0110】また、図7の構成例は、変圧器6の補助巻線6cのダイオード10aとの接続点に誘起される負極性電圧のバルスの高さが、1番端子と3番端子の間に入力される電圧によって左右され、コンデンサ10cの充電電圧も、この影響を受けて変化するので、入力電圧の変動により発振周波数が変化することがある。したがって、図7の構成例は、入力電圧の変動が比較的少ないかくで、図7の構成例は、入力電圧の変動が比較的少ないの大きいスイッチング電源装置の用途には、図4の回路を採用することが好ましい。これは、図4の構成例が、補助巻線6cのダイオード10aとの接続点に誘起する正極性バルス電圧の高さは入力電圧の変動を受けないので、入力電圧により発振周波数が変化しないからである。

【0111】図9は、図8に示す構成例の具体的な回路

定数例を示す(勿論、この場合、図3の特性にしたがって最適発振周波数が変化する。)。主な回路素子の回路定数の一例を挙げると、抵抗10bは6.8k Ω であり、抵抗11dは15k Ω であり、抵抗11eは抵抗36k Ω であり、放電抵抗11bは39k Ω であり、コンデンサ10cは0.01 μ Fであり、コンデンサ8aは0.0022 μ Fである。

【0112】本発明は、上記の回路定数に限定されるものではなく、最適発振周波数が、図3の関係を満足するように、上記出力電力検出回路10および上記発振周波数制御回路11の各回路定数が決定されればよい。

【0113】図9において、ダイオードDaおよびDbが、上記PWM制御回路8の4番端子と上記抵抗11dの間に更に設けられている。これらダイオードDaおよびDbは、スイッチング電源装置の起動時に、上記PWM制御回路8の4番端子からコンデンサ10cに電流が流れ込み、起動が不安定化することを防止すると共に、図3に示す理想的な特性(最適発振周波数と出力電力量の関係)を得るために、コンデンサ10cから4番端の関係)を得るために、コンデンサ10cから4番端子に流入する電流を調整するために設けられている。勿論、上記ダイオードDaおよびDbは、設計仕様次第では、設ける必要はない。また、図9において、上記抵抗11e(36kΩ)が設けられているが、上記ダイオードDaおよびDbと同様の理由により、設計仕様次第では、設ける必要はない。

【0114】ここで、図12を参照しながら、上記発振 周波数制御回路11、および上記出力電力検出回路10 の更に他の具体的構成例について説明する。なお、図8 に示した部材と同じ機能を有する部材に対しては同じ参 照符号を付記し、詳細な説明を省略する。

【0115】図12の構成においては、上記発振周波数制御回路11の構成が図8とは異なっている。即ち、図12の構成は、抵抗10bとコンデンサ10cの接続点と、PWM制御回路8の8番端子との間にダイオード26のカソードとの間にダイオード26のカソードとの間に放電抵抗11bが設けられている点、及びコンデンサ10cに並列に抵抗28が接続されている点において、図8の構成と異なっている。なお、上記ダイオード26とダイオード27は、カソード同士が互いに接続され、ダイオード27のアノードは抵抗10bとコンデンサ10cの接続点に接続されている。

【0116】図12の構成によれば、無負荷または極軽 負荷時、コンデンサ10cは前述のとおり、ダイオード 10a及び抵抗10bを介して供給される電流により充 電される。一方、コンデンサ10cの蓄積電荷は、並列 に接続された抵抗28を介して放電される。その結果、 コンデンサ10cの充電電圧は、PWM制御回路8の8 番端子の電圧より低くなり、スイッチング周波数(発振 周波数)は、PWM制御回路8の8番端子からダイオード26及び放電抵抗11bを介して供給される電流によりコンデンサ8aが充電される速度によって決定される。なお、このスイッチング周波数は、周波数軽減のため、通常可聴周波数20kHz付近、または、人間の耳に聞こえない範囲内で、できるだけ低い周波数に設定される。

【0117】この状態から負荷が重たくなるに従い、コンデンサ10cの充電電圧は上昇し、PWM制御回路8の8番端子の電圧値以上になると、ダイオード26が非導通となり、これを流れる電流が停止し、スイッチング周波数(発振周波数)は、コンデンサ10c及び放電抵抗11b(発振周波数設定抵抗)を介して供給される電流によりコンデンサ8aが充電される速度によって決定される。

【0118】以上より、図12の構成によれば、スイッチング周波数(発振周波数)は、常に、PWM制御回路8の8番端子、またはコンデンサ10cの何れか一方だけから供給される電流によって決定されることになり、図8の構成例に比べて、発振周波数の設定論理が一層単純化する。これに対して、例えば、図8に示す構成の場合、各負荷状態におけるスイッチング周波数(発振周波数)は、コンデンサ10cとPWM制御回路8の8番端子の双方から供給される電流を勘案しなければならない。ただし、製造コストは、図8の構成例の方がダイオードを使用しない分、多少安くなる。

【0119】なお、ダイオード27とコンデンサ10cの間、またはダイオード27と放電抵抗11bの間に、例えばツェナーダイオードを用いた非線形回路を挿入し、各出力電力ごとにスイッチング周波数を最適値に合致させるように補正することも可能となる。

【0120】以上、図4、及び図7、図8、図9、及び図12で示した構成例を採用した場合に測定した効率(電力変換効率)-出力電力量特性は、図10及び図11に示すようになる(図11は図10の部分拡大図である。)。なお、図10及び図11中には、比較のために、本発明に係る上記構成例を採用しない場合(PWM制御回路8の発振周波数が固定、もしくは発振周波数が2種類の従来技術の場合)に測定した効率-出力電力量特性も併せて示した。

【0121】図10及び図11から明らかなように、本スイッチング電源装置によれば、各出力状態(各負荷状態)において、上記PWM制御回路8の発振周波数が最適発振周波数になるように連続的に制御されるので、電力損失が最小になり、その結果、高効率なスイッチング電源装置を提供できる。

【0122】ここで、本スイッチング電源装置が複数の機器に共通して使用できることについて説明する。

【0123】一般に各用途(製品又は機器)によって、 待機時における所要電力が異なり、従来は、無理に切替 位置 (発振周波数の切替ポイント)を共通化しようとすると、複数の共通化対象製品の内で、最も待機時の所要電力が大きいものに切替位置をあわさざるを得ない。このようにしないと、製品によっては、待機中にもかかわらず、スイッチング電源装置のスイッチング周波数が下がっていない場合が生じてしまう。

【0124】また、スイッチング電源装置においては、 1スイッチング周期当たりに出力できる電力量に限りが あり、電源装置の待機動作時におけるスイッチング周波 数は、上記待機動作時における所要電力を送出し得る発 振周波数に設定される必要がある。したがって、対象製 品(対象機器)中の待機時の所要電力の比較的小さいも のに対して、待機時のスイッチング周波数が高すぎてし まい、省エネルギ効果が上がらないという結果になり、 もっと発振周波数を下げて省エネルギ効果を上げること が望まれる。

【0125】そこで、本スイッチング電源装置によれば、各出力状態(各負荷状態)において、電力損失が最小になるように、上記PWM制御回路8の発振周波数が連続的に変化するので、多種多様な用途の電源として使用することが可能となる。

【0126】例えば、電源の供給先の機器(必要とする 消費電力が類似の機器)のうち、一番消費電力が大きい 機器に対応できるようにしておけば、これよりも小さい 消費電力の機器に対して、最小の消費電力で使用可能と なる。それゆえ、本スイッチング電源装置を複数の用途 の製品に共通に使用でき、共通化が図れる。

【0127】また、同じ機器でも、負荷の状態で電力が変わる(例えば、液晶表示装置では白表示と黒表示とでは消費電力が異なる)ので、このような場合にも、本スイッチング電源装置は有効である。

【0128】加えて、ACアダプタに本スイッチング電源装置を適用した場合、一つのACアダプタを最大負荷で設計すれば、この最大負荷より小さい如何なる負荷の機器が接続された場合でも、発振周波数が最適発振周波数になるように変化し、電力損失の低減を図ることができるので、上記最大負荷以下の機器であれば、如何なる負荷の機器にも共通して使用できる。

【0129】更に、電力損失の低減を図ることができるので、密閉容器に収納されてなるACアダプタに使用することは、発生熱を抑えることできる観点からも好ましい。

【0130】しかも、発振周波数の切替のための制御線が不要となり、構成の簡素化が図れる。

【0131】本発明に係るスイッチング電源装置は、以上のように、少なくとも一次巻線、二次巻線、及び補助巻線を備えた変圧器と、前記一次巻線に接続され、直流電圧をオン・オフし、高周波交流電圧に変換する主スイッチング素子と、前記二次巻線に接続された整流平滑回路と、前記補助巻線に誘起される電圧を整流平滑して得

られる電源により動作し、前記主スイッチング素子をPWM方式にて制御する回路を備えたスイッチング電源装置において、前記補助巻線に接続され、前記スイッチング電源装置の出力電力を検出する出力電力検出手段と、前記出力電力検出手段からの検出信号に基づき、前記PWM制御回路の発振周波数を制御する発振周波数制御手段を備え、前記発振周波数制御手段は、前記出力検出手段の検出信号に基づき、重負荷動作状態から軽負荷動作状態に移行するに従い、発振周波数を連続的に低くすることを特徴としている。

【0132】上記のスイッチング電源装置によれば、各出力電力量におけるスイッチング周波数を最適化し、電力損失を減少させる。従来、特定の出力電力量以下の動作領域(例えば、待機動作領域)のみにおいて発振周波数を下げ、電力損失の低減を図っているが、上記スイッチング電源装置によれば、待機動作領域のみならず、中間負荷領域においても電力損失の低減を図ることができる。しかも、電源装置内部で出力電力量を自動検出するので、本体機器サイドから発振周波数を制御する(切り換える)という煩雑さからも開放される。

【0133】上記発振周波数制御手段は、最低発振周波数を設定する抵抗と、該抵抗と並列に接続され、前記出力検出手段の検出信号に基づいて通過する電流を増減する回路により構成され、発振周波数を前記のように制御することが好ましい。

【0134】この場合、発振周波数の最低値を正確に設定できるので、生産バラツキにより、スイッチング周波数が低くなり過ぎて人間の耳に聞こえるという騒音障害を未然に防止できる。

【0135】上記出力検出手段の検出信号に基づき通過する電流を増減する回路に、最低発振周波数を設定する抵抗の一端に制御トランジスタのコレクタが接続され、更に、該制御トランジスタのエミッタと前記最低発振周波数を設定する抵抗の他端との間をエミッタ抵抗を介して接続した回路により構成され、該制御トランジスタのベースに前記出力検出手段の検出信号を印加することにより、発振周波数を制御する回路を採用している。この回路は、例えば富士電機(株)製PWM制御ICと併用すると、このPWM制御ICの発振周波数制御用抵抗接続端子が定電圧化されているので、前記制御トランジスタに流れる電流値が検出手段の検出信号に正確に比例し、発振周波数を正確に制御できる。

【0136】上記出力検出手段は、補助巻線に誘起され、る電圧をダイオード、抵抗またはインダクタ、及びコンデンサの直列回路に誘導する回路により構成され、該コンデンサの両端に発生する整流平滑電圧を直接または抵抗分割によって電圧レベルを降下させて前記発振周波数制御手段に伝達することにより、発振周波数を前記のように制御することが好ましい。この回路に採用される各抵抗は、高い抵抗値のものでよく、したがって僅少の消

費電力で、所定の出力電力検出機能を果たすことができる。しかも、簡単な構成のため、低コストにて実現が可能である。

【0137】上記PWM制御手段は、周波数設定抵抗の抵抗値に基づいて上記発振周波数が設定されると共に、上記発振周波数制御手段は、上記PWM制御手段の上記抵抗に並列に接続された電流増減手段を有し、該電流増減手段を流れる電流は、負荷状態が軽くなるにしたがって、減少して上記発振周波数を連続的に変化させることが好ましい。

【0138】上記電流増減手段はトランジスタを有し、 負荷状態が重くなるにしたがって上記トランジスタに流 れる電流を大きくすると共に、負荷状態が軽くなるにし たがって上記トランジスタに流れる電流を小さくするこ とが好ましい。

【0139】上記負荷状態検出手段は、負荷状態に応じた直流電流をコンデンサに充電するインピーダンス素子(抵抗やインダクター等)と、上記コンデンサの充電電圧に基づいて上記発振周波数を上記発振周波数制御手段によって連続的に変化させることが好ましい。

【0140】上記負荷状態検出手段のコンデンサは負極性 (マイナス) 電圧に充電され、上記周波数設定抵抗の両端に、上記コンデンサと抵抗の直列回路を接続したことが好ましい。

【0141】上記負荷状態検出手段のコンデンサは正極性 (プラス) 電圧に充電され、上記周波数設定抵抗と並列に、上記コンデンサと抵抗の直列回路を接続した構成が好ましい。

[0142]

【発明の効果】本発明に係るスイッチング電源装置は、以上のように、負荷の状態を検出する負荷状態検出手段と、検出された負荷状態に基づいて、電力損失が最小になるように上記PWM制御手段の発振周波数を連続的に変化させる発振周波数制御手段とを備えていることを特徴としている。

【0143】それゆえ、次のような効果を併せて奏する。すなわち、発振周波数は、負荷状態検出手段によって検出された負荷状態に基づいて、発振周波数制御手段によって、電力損失が最小になるようにPWM制御手段の発振周波数が連続的に変化させられる。このように、PWM制御手段の発振周波数が連続的に変化するので、検出された負荷状態ごとに、電力損失が最小になる。これにより、通常動作時と待機状態動作時とで異なる2種類だけの発振周波数に基づいて上記スイッチングが行われていた従来技術と比較すると、大幅に電力変換効率を向上させることができる。

【0144】また、上記負荷状態検出手段および上記発振周波数制御手段は、共にスイッチング電源装置内に設けられるので、該スイッチング電源装置により電力供給を受ける機器が該スイッチング電源装置と機構的に切り

離されている場合でも、両者間の配線は、電源供給線のみとなり、出力電圧仕様および出力電力仕様が合致する 範囲において、あらゆる機器に共通に使用でき、汎用性 に優れたスイッチング電源装置を提供できる。

【0145】加えて、負荷状態に応じて電力損失が最小になるようにPWM制御手段の発振周波数が変化するので(従来のように固定されないので)、対応可能な用途の範囲を広げることが可能となる。すなわち、本スイッチング電源装置によれば、発振周波数が固定されることなく各負荷状態に応じて発振周波数が変化し、常に、各負荷状態で電力損失を最小にできるので、例えば、待機動作時に要求される負荷電力が互いに異なる用途に対しても、唯一のスイッチング電源装置で対応可能となる。

【0146】上記PWM制御手段は、コンデンサと抵抗によって決まる放電時定数に基づいて上記発振周波数が設定されると共に、上記発振周波数制御手段は、上記PWM制御手段の上記抵抗に並列に接続された電流増減手段を有し、該電流増減手段を流れる電流は、負荷状態が軽くなるにしたがって減少して上記発振周波数を連続的に低く変化させることが好ましい。

【0147】この場合、上記PWM制御手段の発振周波数は、コンデンサの静電容量が一定の場合、抵抗と電流増減手段の並列接続されたものの合成抵抗値が大きいほど低くなる一方、合成抵抗値が小さいほど高くなる。これは、合成抵抗値が大きいほど上記放電時定数が長くなる(発振周波数は低くなる)一方、合成抵抗値が小さいほど上記放電時定数が短くなる(発振周波数は高くなる)からである。

【0148】上記合成抵抗値の可変は、上記発振周波数 制御手段が有する電流増減手段によって、負荷状態に応 じて連続的に行われる。つまり、負荷状態が重くなるに したがって上記電流増減手段に流れる電流を大きくする ことによって上記合成抵抗値を小さくする一方、負荷状 態が軽くなるにしたがって上記電流増減手段に流れる電 流を小さくすることによって上記合成抵抗値を大きくし ている。

【0149】これにより、上記抵抗は発振周波数の最低値を設定するものであるので、発振周波数の最低値を正確に設定することが可能となり、スイッチング電源装置の生産バラツキに起因していた、スイッチング周波数が低くなりすぎて耳障りに聞こえるという騒音障害を未然に回避できるという効果を併せて奏する。

【0150】また、上記抵抗の両端には定電圧が印加されており、上記電流増減手段はトランジスタを有し、負荷状態が重くなるにしたがって該トランジスタに流れる電流を大きくすると共に、負荷状態が軽くなるにしたがって該トランジスタに流れる電流を小さくすることが好ましい。

【0151】この場合、上記電流増減手段はトランジスタを有し、このトランジスタは、負荷状態が重くなるに

したがって流れる電流が大きくなると共に、負荷状態が軽くなるにしたがって流れる電流が小さくなるが、上記抵抗の両端に定電圧が印加されているので、トランジスタを流れる電流の大きさは負荷状態に正確に比例する。これにより、上記PWM制御手段の発振周波数を正確に制御することが可能となるという効果を併せて奏する。【0152】また、上記負荷状態検出手段は、負荷状態に応じた電流をコンデンサに充電する充電抵抗と、上記コンデンサの両端の電圧を分圧する複数の抵抗とを備

に応じた電流をコンデンサに充電する充電抵抗と、上記コンデンサの両端の電圧を分圧する複数の抵抗とを備え、この分圧された電圧に基づいて上記発振周波数が上記発振周波数制御手段によって連続的に変化されると共に、上記充電抵抗および複数の抵抗は何れも高抵抗であることが好ましい。

【0153】この場合、負荷状態に応じた電流がコンデンサに流れ、このコンデンサが充電される。コンデンサの両端の電圧は、複数の抵抗によって分圧され、このように分圧された電圧に基づいて上記発振周波数が上記発振周波数制御手段によって連続的に変化される。この際、上記負荷状態検出手段は、充電抵抗および複数の抵抗は何れも高抵抗で構成できるので、消費電力を僅少にすることができると共に、低コストで実現できるという効果を併せて奏する。

【0154】上記PWM制御手段は、周波数設定抵抗に基づいて上記発振周波数が設定されると共に、上記発振周波数制御手段は、上記PWM制御手段の上記周波数設定抵抗に並列に接続された電流増減手段を有し、該電流増減手段を流れる電流は、負荷状態が軽くなるにしたがって減少して上記発振周波数を連続的に変化させることが好ましい。

【0155】この場合、上記PWM制御手段の発振周波数は、周波数設定抵抗と電流増減手段の並列接続されたものの合成抵抗値に応じて変化する。この合成抵抗値の可変は、上記発振周波数制御手段が有する電流増減手段によって、負荷状態に応じて連続的に行われる。つまり、負荷状態が軽くなるにしたがって上記電流増減手段に流れる電流を小さくすることによって上記合成抵抗値を大きくしている。このように、電流増減手段を流れる電流は、負荷状態が軽くなるにしたがって減少して上記発振周波数を連続的に変化させる。

【0156】これにより、上記周波数設定抵抗は発振周波数の最低値を設定するものであるので、発振周波数の最低値を正確に設定することが可能となり、スイッチング電源装置の生産バラツキに起因していた、スイッチング周波数が低くなりすぎて耳障りに聞こえるという騒音障害を未然に回避できるという効果を併せて奏する。

【0157】上記電流増減手段は、トランジスタを有し、負荷状態が重くなるにしたがって上記トランジスタに流れる電流を大きくすると共に、負荷状態が軽くなるにしたがって上記トランジスタに流れる電流を小さくすることが好ましい。この場合、トランジスタという簡単

な構成で、上記作用を奏することが可能となるという効果を併せて奏する。

【0158】上記負荷状態検出手段は、負荷状態に応じた直流電流をコンデンサに充電するインピーダンス素子と、上記コンデンサの充電電圧に基づいて上記発振周波数が上記発振周波数制御手段によって連続的に変化させることが好ましい。この場合、簡単な構成で、負荷状態を検出することが可能となるという効果を併せて奏する。

【0159】上記PWM制御手段は、周波数設定抵抗に基づいて上記発振周波数が設定されると共に、上記負荷状態検出手段は、負荷の大きさに応じて充電される極性コンデンサを有し、上記極性コンデンサは、回路上、上記周波数設定抵抗と並列になるように接続されている構成でもよい。

【0160】この場合、負荷状態検出手段において、極 ・性コンデンサは、負荷の大きさに応じて充電される。こ のとき、極性コンデンサは上記周波数設定抵抗と回路上 並列になるように接続されているので、負荷の大きさに 応じて、上記周波数設定抵抗の両端の抵抗値が連続的に 変化する。

【0161】例えば、出力電力量が大きくなると、上記極性コンデンサの充電電荷が増加し、上記極性コンデンサに流れる電流が大きくなる。その結果、上記周波数設定抵抗の両端の抵抗値は小さくなる。これにより、発振周波数は高くなる。

【0162】これに対して、出力電力量が小さくなると、上記極性コンデンサの充電電荷が減少し、上記極性コンデンサに流れる電流が小さくなる。その結果、上記周波数設定抵抗の両端の抵抗値は大きくなる。これにより、発振周波数は低くなる。

【0.163】以上のように、スイッチング電源装置の負荷状態に応じて、PWM制御手段の発振周波数を連続的に変化させることが可能となる。しかも、この場合、電流増減手段としてトランジスタ等を介して上記発振周波数が変化するのではないので、その分、製造コストの低減が図れると共に、このトランジスタの特性の温度変化等による発振周波数のドリフトを減少させることが可能となるという効果を併せて奏する。

【0164】また、上記PWM制御手段は、周波数設定抵抗に流れる電流に応じて上記発振周波数を高くすると共に、上記負荷状態検出手段は、負荷の大きさに応じて充電される極性コンデンサを有し、上記極性コンデンサは、充電量に応じて上記周波数設定抵抗に流れる電流を変化させるように接続された構成でもよい。

【0165】この場合、負荷状態検出手段において、極性コンデンサは、負荷の大きさに応じて充電される。このとき、周波数設定抵抗に流れる電流は、上記極性コンデンサの充電量に応じて変化する。

【0166】例えば、出力電力量が大きくなると、上記

極性コンデンサの充電量が増加し、上記周波数設定抵抗 に流れる電流が大きくなる。その結果、発振周波数は高 くなる。

【0167】これに対して、出力電力量が小さくなると、上記極性コンデンサの充電量が減少し、上記周波数設定抵抗に流れる電流が小さくなる。その結果、発振周波数は低くなる。

【0168】以上のように、スイッチング電源装置の負荷状態に応じて、PWM制御手段の発振周波数を連続的に変化させることが可能となる。しかも、この場合、電流増減手段としてトランジスタ等を介して上記発振周波数が変化するのではないので、その分、製造コストの低減が図れると共に、このトランジスタの特性の温度変化等による発振周波数のドリフトを減少させることが可能となるという効果を併せて奏する。

【0169】上記スイッチング電源装置をACアダプタに適用することが好ましい。一般に各用途(製品)によって、待機時における所要電力が異なり、従来は、無理に切替位置(発振周波数の切替ポイント)を共通化しようとすると、複数の共通化対象製品の内で、最も待機時の所要電力が大きいものに切替位置をあわさざるを得ない。このようにしないと、製品によっては、待機中にかかわらず、電源装置のスイッチング周波数が下がっていない場合が生じてしまう。

【0170】また、スイッチング電源装置においては、1スイッチング周期当たりに出力できる電力量に限りがあり、電源装置の待機動作時におけるスイッチング周波数は、上記待機動作時における所要電力を送出でき得る発振周波数に設定される必要がある。したがって、対象製品(対象機器)中の待機時の所要電力の比較的小さいものに対して、待機時のスイッチング周波数が高すぎてしまい、省エネルギ効果が得られないという結果になる。一方、待機時の所要電力の小さい製品(機器)にとっては、もっと発振周波数を下げて省エネルギ効果を上げることが望まれる。

【0171】そこで、本スイッチング電源装置によれば、各出力状態(各負荷状態)において、電力損失が最小になるように、上記PWM制御手段の発振周波数が連続的に変化するので、多種多様な用途の電源として使用することが可能となる。例えば、電源の供給先の機器(必要とする消費電力が類似の機器)のうち、一番消費電力が大きい機器に対応できるようにしておけば、これよりも小さい消費電力の機器に対して、最小の消費電力で使用可能となる。それゆえ、本スイッチング電源装置を複数の用途の製品に共通に使用でき、共通化が図れる。また、同じ機器でも、負荷の状態で電力が変わる(例えば、液晶表示装置では白表示と黒表示とでは消費電力が異なる)ので、このような場合にも、本スイッチ

【0172】従って、ACアダプタに本スイッチング電・

ング電源装置は有効である。

源装置を適用した場合、一つのACアダプタを最大負荷で設計すれば、この最大負荷より小さい如何なる負荷の機器が接続された場合でも、発振周波数が最適発振周波数になるように変化し、電力損失の低減を図ることができるので、上記最大負荷以下の機器であれば、如何なる負荷の機器にも共通して使用できる。しかも、電力損失の低減を図ることができるので、密閉容器に収納されてなるACアダプタに使用することは、発生熱を抑えることできる観点からも好ましい。しかも、発振周波数の切替のための制御線が不要となり、構成の簡素化が図れるという効果を併せて奏する。

【図面の簡単な説明】

【図1】本発明に係るスイッチング電源装置の構成例を 示す回路図である。

【図2】図1のスイッチング電源装置において、発振周波数を連続的に変化させる例を示す回路図である。

【図3】本スイッチング電源装置の最適発振周波数と出力電力量の関係を表す特性図である。

【図4】本発明に係るスイッチング電源装置の具体的構成例を示す回路図である。

【図5】フライバック型のスイッチング電源装置において、メインスイッチング素子に流れる電流、及び二次巻線に接続されたダイオードに流れる電流を示す波形図である。

【図 6 】スイッチング電源装置において、電力損失の主たるものの周波数に対する特性図である。

[図7]本発明のスイッチング電源装置の他の具体的構成例を示す回路図である。

【図8】本発明に係るスイッチング電源装置の更に他の 具体的構成例を示す回路図である。

【図9】図8に示す構成例の具体的な回路定数例を示す 回路図である。

【図10】図10は、本発明のスイッチング電源装置の電力変換効率と従来のスイッチング電源装置の電力変換効率とをそれぞれ実測し、比較した説明図である。

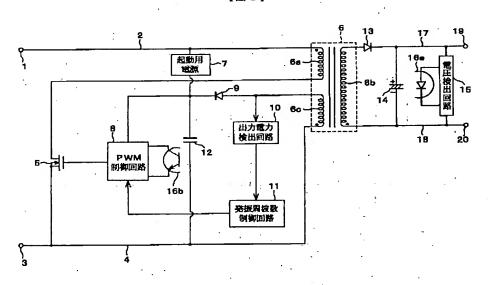
【図11】図10の部分拡大図である。

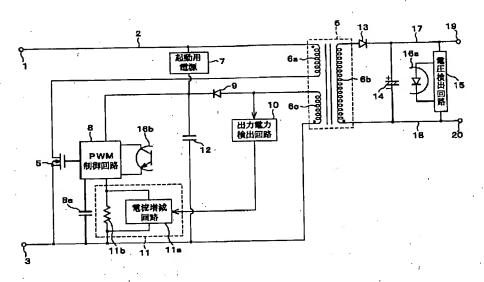
【図12】本発明に係るスイッチング電源装置の更に他の具体的構成例を示す回路図である。

【符号の説明】

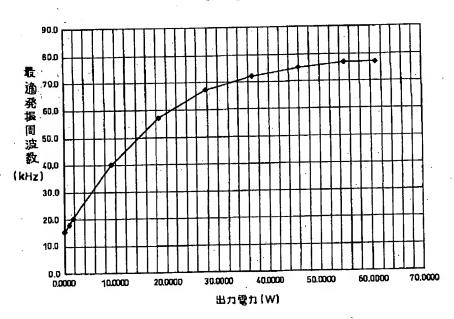
- 6 変圧器
- 7 起動用電源
- 8 PWM制御回路
- 10 出力電力検出回路(負荷状態検出手段)
- 11 発振周波数制御回路(発振周波数制御手段)
- 14 平滑コンデンサ
- 11a 電流增減回路 (電流増減手段)
- 15 電圧検出回路

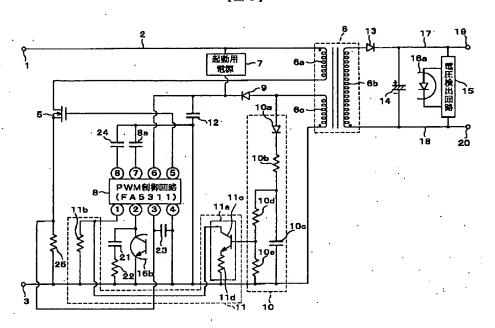
【図1】

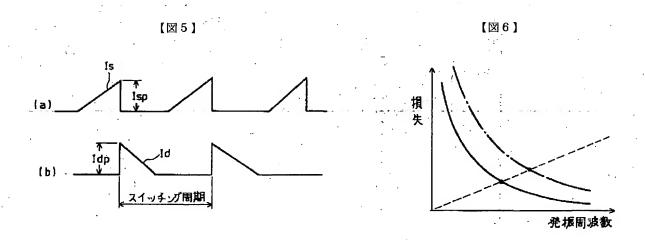


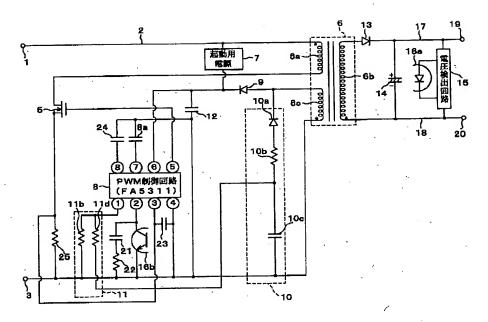


【図3】

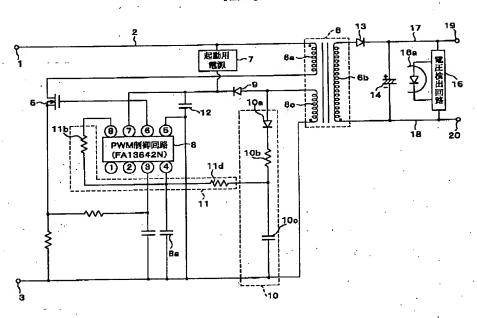


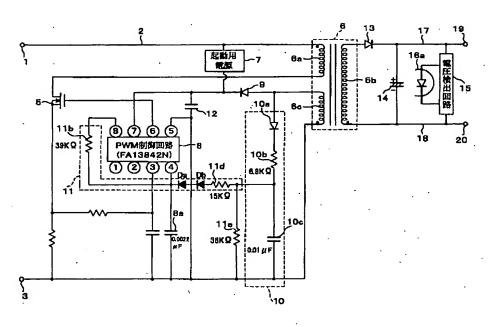




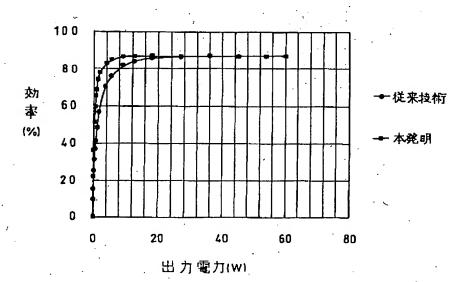


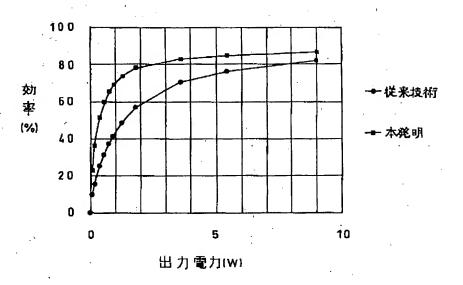
[図8]





【図10】





[図12]

